

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-140380

(P2019-140380A)

(43) 公開日 令和1年8月22日(2019.8.22)

(51) Int.Cl.	F I	テーマコード(参考)
HO 1 L 33/48 (2010.01)	HO 1 L 33/48	5C094
HO 1 L 21/673 (2006.01)	HO 1 L 21/68 U	5E353
HO 1 L 21/677 (2006.01)	HO 1 L 21/68 B	5F044
HO 1 L 21/60 (2006.01)	HO 1 L 21/60 311T	5F131
HO 5 K 13/04 (2006.01)	HO 5 K 13/04 B	5F142

審査請求 有 請求項の数 10 O L (全 19 頁) 最終頁に続く

(21) 出願番号 特願2018-230832 (P2018-230832)
 (22) 出願日 平成30年12月10日(2018.12.10)
 (11) 特許番号 特許第6545889号 (P6545889)
 (45) 特許公報発行日 令和1年7月17日(2019.7.17)
 (31) 優先権主張番号 10-2018-0018125
 (32) 優先日 平成30年2月14日(2018.2.14)
 (33) 優先権主張国・地域又は機関 韓国 (KR)
 (31) 優先権主張番号 10-2018-0123402
 (32) 優先日 平成30年10月16日(2018.10.16)
 (33) 優先権主張国・地域又は機関 韓国 (KR)

(71) 出願人 514121240
 ルーメンズ カンパニー リミテッド
 大韓民国 449-901 キョンギ道
 ヨンイン市 キヘン区 ウォンゴメ-ロ
 12
 (74) 代理人 110000051
 特許業務法人共生国際特許事務所
 (72) 発明者 ユ, テキョン
 大韓民国 17086 京畿道 龍仁市
 器興区 ウォンゴメ路 12
 (72) 発明者 ソ, ジュオック
 大韓民国 17086 京畿道 龍仁市
 器興区 ウォンゴメ路 12

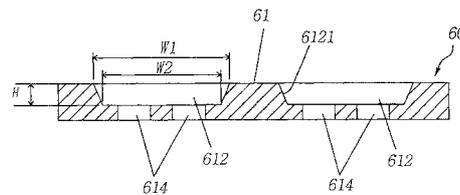
最終頁に続く

(54) 【発明の名称】 LEDディスプレイパネル製造のためのマイクロLEDチップアレイ方法及びこれに用いられるマルチチップキャリア

(57) 【要約】

【課題】マイクロLEDチップアレイ方法を開示する。
 【解決手段】サクシオンホールを通じて減圧される複数のチップポケットが形成されたマルチチップキャリアを準備する段階と、各マイクロLEDチップが各チップポケットの底に密着し、各マイクロLEDチップを各チップポケットにキャプチャリングする段階と、各チップポケットにキャプチャリングされた各マイクロLEDチップを基材上にプレーシングする段階とを含み、各チップポケットのそれぞれは、底より大きい幅を有する入口から底までつながったスロープを含み、スロープにより、基材上にプレーシングされた各マイクロLEDチップの中心間の間隔と各チップポケットの中心間の間隔とが同一であることを特徴とするマイクロLEDチップアレイ方法を提示する。

【選択図】図2



【特許請求の範囲】**【請求項 1】**

サクシオンホールを通じて減圧される複数のチップポケットが形成されたマルチチップキャリアを準備する段階と、

各マイクロLEDチップのそれぞれが前記各チップポケットのそれぞれの底に密着し、前記各マイクロLEDチップを前記各チップポケットにキャプチャリングする段階と、

前記各チップポケットにキャプチャリングされた前記各マイクロLEDチップを基材上にプレーシングする段階と、を含み、

前記各チップポケットのそれぞれは、前記底より大きい幅を有する入口から前記底までつながったスロープを含み、

前記スロープにより、前記基材上にプレーシングされた前記各マイクロLEDチップの中心間の間隔と前記各チップポケットの中心間の間隔とが同一であることを特徴とするマイクロLEDチップアレイ方法。

10

【請求項 2】

前記スロープにより、前記各チップポケット内に整列された前記各マイクロLEDチップのそれぞれの動きを規制することを特徴とする請求項 1 に記載のマイクロLEDチップアレイ方法。

【請求項 3】

前記各チップポケットのそれぞれの深さは、前記各マイクロLEDチップのそれぞれの厚さより小さいことを特徴とする請求項 1 に記載のマイクロLEDチップアレイ方法。

20

【請求項 4】

前記サクシオンホールは、前記マルチチップキャリアの前記底で前記各チップポケットのそれぞれに連結されて形成されることを特徴とする請求項 1 に記載のマイクロLEDチップアレイ方法。

【請求項 5】

前記各チップポケットのそれぞれに対する各サクシオンホールの個数は、複数個であることを特徴とする請求項 4 に記載のマイクロLEDチップアレイ方法。

【請求項 6】

前記マルチチップキャリアは、サクシオンプレートの一面に前記各チップポケットを形成し、前記サクシオンプレートの他面に前記各チップポケットの底で前記各チップポケットと連結される各サクシオンホールを形成したことを特徴とする請求項 1 に記載のマイクロLEDチップアレイ方法。

30

【請求項 7】

前記プレーシングする段階では、前記各マイクロLEDチップが前記基材上に置かれた状態で前記各チップポケット内部の圧力を増加させることを特徴とする請求項 1 に記載のマイクロLEDチップアレイ方法。

【請求項 8】

前記キャプチャリングする段階において、前記マイクロLEDチップの電極パッドは、前記マルチチップキャリアで前記各チップポケットを基準にして上側に位置し、前記プレーシングする段階において、前記マイクロLEDチップの電極パッドは、前記マルチチップキャリアで前記各チップポケットを基準にして下側に位置することを特徴とする請求項 1 に記載のマイクロLEDチップアレイ方法。

40

【請求項 9】

前記キャプチャリングする段階後、前記各チップポケットのそれぞれに前記マイクロLEDチップが整列された前記マルチチップキャリアを 180 度回転させることを特徴とする請求項 1 に記載のマイクロLEDチップアレイ方法。

【請求項 10】

前記キャプチャリングする段階では、前記各マイクロLEDチップのそれぞれの発光面が前記底と接し、前記各マイクロLEDチップのそれぞれの電極パッドが前記各チップポケットの外側に出るように、前記各マイクロLEDチップを前記各チップポケットにキャ

50

ブチャリングすることを特徴とする請求項 1 に記載のマイクロ LED チップアレイ方法。

【請求項 1 1】

前記基材は、電極を有するマウント基板であって、前記プレーシングする段階では、前記電極パッドが前記電極に近接するように前記各マイクロ LED チップを前記マウント基板上にプレーシングすることを特徴とする請求項 1 0 に記載のマイクロ LED チップアレイ方法。

【請求項 1 2】

前記基材は、接着フィルムであって、前記プレーシングする段階では、前記電極パッドが前記接着フィルムに付着するように前記各マイクロ LED チップを前記接着フィルム上にプレーシングすることを特徴とする請求項 1 0 に記載のマイクロ LED チップアレイ方法。

10

【請求項 1 3】

前記接着フィルム上に付着した各マイクロ LED チップをマウント基板上に転写する段階を更に含むことを特徴とする請求項 1 2 に記載のマイクロ LED チップアレイ方法。

【請求項 1 4】

前記キャプチャリングする段階では、前記各マイクロ LED チップのそれぞれの電極パッド側が前記底と接し、前記各マイクロ LED チップのそれぞれの発光面が前記各チップポケットの外側に出るように、前記各マイクロ LED チップを前記各チップポケットにキャプチャリングすることを特徴とする請求項 1 に記載のマイクロ LED チップアレイ方法。

20

【請求項 1 5】

複数のマイクロ LED チップを一定の配列で整列し、その整列された各マイクロ LED チップを基材上にプレーシングするためのマルチチップキャリアであって、

前記複数のマイクロ LED チップを吸入するように、サクシヨンプレートの一面に一定の配列で形成された複数のチップポケットを含み、

前記各チップポケットのそれぞれの底の形状及びサイズは、該当のチップポケットに吸入された各マイクロ LED チップのそれぞれの動きを規制するように定められ、

前記各チップポケットのそれぞれは、前記底より大きい幅を有する入口から前記底までつながったスロープを含むことを特徴とするマルチチップキャリア。

【請求項 1 6】

前記各チップポケットのそれぞれの深さは、前記各マイクロ LED チップのそれぞれの厚さより小さいことを特徴とする請求項 1 5 に記載のマルチチップキャリア。

30

【請求項 1 7】

前記マルチチップキャリアは、前記各チップポケットのそれぞれの底で前記各チップポケットのそれぞれに連結される複数のサクシヨンホールを更に含むことを特徴とする請求項 1 5 に記載のマルチチップキャリア。

【請求項 1 8】

前記各チップポケットのそれぞれに対する各サクシヨンホールの個数は、複数個であることを特徴とする請求項 1 7 に記載のマルチチップキャリア。

【請求項 1 9】

前記各サクシヨンホールは、外部真空源と連結されたことを特徴とする請求項 1 7 に記載のマルチチップキャリア。

40

【請求項 2 0】

前記マルチチップキャリアは、Si、GaAs、サファイア又はALN材料で形成されたことを特徴とする請求項 1 5 に記載のマルチチップキャリア。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、LEDディスプレイパネル製造技術に係り、より詳しくは、マイクロLED製造のためのマイクロLEDチップアレイ方法及びこれに用いられるマルチチップキャリ

50

アに関する。

【背景技術】

【0002】

マイクロLEDディスプレイパネルを具現するためのマイクロLEDモジュールを製造するために、垂直型又はフリップチップ型の各マイクロLEDチップをPCB(Printed Circuit Board)などの基板にボンディングしてアレイする。このためには、チップ維持フィルム上にソーティング(sorting)されている各マイクロLEDチップを基板上の各ソルダの位置に正確に移してボンディングすることが要求される。

【0003】

このとき、チップ維持フィルム上にソーティングされている各マイクロLEDチップの間隔は基板上の各ソルダの間隔と異なるので、基板上の各ソルダの位置を一つずつ確認した後、ダイボンダーを用いてマイクロLEDチップを基板上の該当のソルダにボンディングする方法が提案されたことがある。しかし、この方法は、多数のマイクロLEDチップを一つずつ移して基板の上にボンディングしなければならないので、過度に多くの工程時間が要求されるという短所を有する。

【0004】

代案的に、ソーティングされたチップ維持フィルム上のマイクロLEDチップをピクセルサイズに合わせて再配列した後、全体のマイクロLEDチップを、例えば、ロールツーロール(roll to roll)方式又は静電気接着方式などで転写する方法がある。このような方法を用いる場合、マイクロLEDディスプレイパネルを量産するためには、再配列時に各マイクロLEDチップにおけるチップ間隔の精度が数 μm 以内でなければならないが、速度も速くなければならないが、これを満足させることが難しかった。更に、マイクロLEDチップより大きいサイズを有する各LEDチップを用いるミニLEDディスプレイパネルの量産においても、各LEDチップにおけるチップ間隔の精度が $\pm 10\mu\text{m}$ 以内を満足させなければならないが、これも達成することが難しかった。

【0005】

また、ロールツーロール方式又は静電気接着方式などで一般的に各LEDチップを転写する場合、再配列した各LEDチップの上部(すなわち、LED発光面)に接着シートを付着させた状態で転写を進行しなければならないが、後で接着シートを除去するとき、LEDチップの上部に接着剤が少しでも残っていると発光効率が低下するという問題がある。

【0006】

また、基板に各LEDチップを転写するために検討されてきた様々な方法は、ディスプレイを具現するのに十分な各LEDチップのX/Y/Z正配列水準に合致しておらず、各LEDチップをボンディングするためのリフロー工程においても、各LEDチップの所望でない回転や捻れなどの現象が発生する憂いが大きかった。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2018-60993

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明の目的は、各マイクロLEDチップのような微細なサイズの各LEDチップを任意の位置で基板に移してアレイするにおいて、各LEDチップの精密でない配列問題を解決し、多量のLEDチップを一度に基材上にアレイする方法を提供することにある。

本発明の他の目的は、各マイクロLEDチップのような微細なサイズの各LEDチップをばらつきなしで容易に集めて基材上に正確に移すのに用いられるマルチチップキャリアを提供することにある。

【課題を解決するための手段】

10

20

30

40

50

【0009】

本発明の一側面に係るマイクロLEDチップアレイ方法は、サクシオンホールを通じて減圧される複数のチップポケットが形成されたマルチチップキャリアを準備する段階と、前記各マイクロLEDチップのそれぞれが前記各チップポケットのそれぞれの底に密着し、前記各マイクロLEDチップを前記各チップポケットにキャブチャリングする段階と、前記各チップポケットにキャブチャリングされた前記各マイクロLEDチップを基材上にプレッシングする段階とを含み、前記各チップポケットのそれぞれは、前記底より大きい幅を有する入口から前記底までつながったスローブを含み、前記スローブにより、前記基材上にプレッシングされた各マイクロLEDチップの中心間の間隔と前記各チップポケットの中心間の間隔とが同一である。

10

【0010】

一実施例において、前記スローブにより、前記各チップポケット内に整列された前記各マイクロLEDチップのそれぞれの動きを規制する。

【0011】

一実施例において、前記各チップポケットのそれぞれの深さは、前記各マイクロLEDチップのそれぞれの厚さより小さい。

【0012】

一実施例において、前記サクシオンホールは、前記マルチチップキャリアの前記底で前記各チップポケットのそれぞれに連結されて形成される。

20

【0013】

一実施例において、前記各チップポケットのそれぞれに対する各サクシオンホールの個数は複数個である。

【0014】

一実施例において、前記マルチチップキャリアは、サクシオンプレートの一面に前記各チップポケットを形成し、前記サクシオンプレートの他面に前記各チップポケットの底で前記各チップポケットと連結される各サクシオンホールを形成する。

【0015】

一実施例において、前記プレッシングする段階は、前記各マイクロLEDチップが前記基材上に置かれた状態で前記各チップポケット内部の圧力を増加させることを含む。

【0016】

一実施例において、前記キャブチャリングする段階において、前記マイクロLEDチップの電極パッドは、前記マルチチップキャリアで前記各チップポケットを基準にして上側に位置し、前記プレッシングする段階において、前記マイクロLEDチップの電極パッドは、前記マルチチップキャリアで前記各チップポケットを基準にして下側に位置する。

30

【0017】

一実施例において、前記方法は、前記キャブチャリングする段階後に、前記各チップポケットのそれぞれに前記マイクロLEDチップが整列された前記マルチチップキャリアを180度回転させることを含む。

【0018】

一実施例において、前記キャブチャリングする段階は、前記各マイクロLEDチップのそれぞれの発光面が前記底と接し、前記各マイクロLEDチップのそれぞれの電極パッドが前記各チップポケットの外側に出るように、前記各マイクロLEDチップを前記各チップポケットにキャブチャリングする。

40

【0019】

一実施例において、前記基材は、電極を有するマウント基板であって、前記プレッシングする段階では、前記電極パッドが前記電極に近接するように前記各マイクロLEDチップを前記マウント基材上にプレッシングする。

【0020】

一実施例において、前記基材は接着フィルムであって、前記プレッシングする段階では、前記電極パッドが前記接着フィルムに付着するように前記各マイクロLEDチップを前

50

記接着フィルム上にプレーシングすることを含む。

【0021】

一実施例において、前記方法は、前記接着フィルム上に付着した各マイクロLEDチップをマウント基板上に転写する段階を更に含む。

【0022】

一実施例において、前記キャプチャリングする段階では、前記各マイクロLEDチップのそれぞれの電極パッド側が前記底と接し、前記各マイクロLEDチップのそれぞれの発光面が前記各チップポケットの外側に出るように、前記各マイクロLEDチップを前記各チップポケットにキャプチャリングすることを含む。

【0023】

本発明の一側面において、複数のマイクロLEDチップを一定の配列で整列し、その整列された各マイクロLEDチップを基材上にプレーシングするためのマルチチップキャリアが提供され、前記マルチチップキャリアは、前記複数のマイクロLEDチップを吸入するように、サクシオンプレートの一面に一定の配列で形成された複数のチップポケットを含み、前記各チップポケットのそれぞれの底の形状及びサイズは、該当のチップポケットに吸入された各マイクロLEDチップのそれぞれの動きを規制するように定められ、前記各チップポケットのそれぞれは、前記底より大きい幅を有する入口から前記底までつながったスロープを含む。

10

【0024】

一実施例において、前記各チップポケットのそれぞれの深さは、前記各マイクロLEDチップのそれぞれの厚さより小さい。

20

【0025】

一実施例において、前記マルチチップキャリアは、前記各チップポケットのそれぞれの底で前記各チップポケットのそれぞれに連結される複数のサクシオンホールを更に含む。

【0026】

一実施例において、前記各チップポケットのそれぞれに対する各サクシオンホールの個数は複数個である。

【0027】

一実施例において、前記各サクシオンホールは外部真空源と連結される。

【0028】

一実施例において、前記マルチチップキャリアは、Si、GaAs、サファイア又はAlN材料で形成される。

30

【発明の効果】

【0029】

本発明の各効果は、以下の実施例の説明からより良く理解されるだろう。

【図面の簡単な説明】

【0030】

【図1】本発明の一実施例に係るマルチチップキャリアを説明するための平面図である。

【図2】本発明の一実施例に係るマルチチップキャリアの一部を拡大して示した断面図である。

40

【図3】図1及び図2に示したマルチチップキャリアを用いたLEDチップアレイ方法の一実施例を説明するための図である。

【図4】図1及び図2に示したマルチチップキャリアを用いたLEDチップアレイ方法の一実施例を説明するための図である。

【図5】図1及び図2に示したマルチチップキャリアを用いたLEDチップアレイ方法の他の実施例を説明するための図である。

【図6】図1及び図2に示したマルチチップキャリアを用いたLEDチップアレイ方法の他の実施例を説明するための図である。

【図7】図1及び図2に示したマルチチップキャリアを用いたLEDチップアレイ方法を説明するための図である。

50

【図 8】図 1 及び図 2 に示したマルチチップキャリアを用いた LED チップアレイ方法を説明するための図である。

【図 9】本発明の更に他の実施例に係る LED チップアレイ方法を全般的に説明するためのフローチャートである。

【図 10】図 9 に示したチップアレイ方法において、各マイクロ LED チップが維持されているチップ維持フィルム及びソルダーが形成されている基板を説明するための図である。

【図 11】図 9 に示した LED チップアレイ方法の各段階を説明するための図である。

【図 12】図 9 に示した LED チップアレイ方法の各段階を説明するための図である。

【図 13】図 9 に示した LED チップアレイ方法の各段階を説明するための図である。

【図 14】図 9 に示した LED チップアレイ方法の各段階を説明するための図である。

【図 15】図 9 に示した LED チップアレイ方法の各段階を説明するための図である。

【図 16】図 9 に示した LED チップアレイ方法の各段階を説明するための図である。

【図 17】図 9 に示した LED チップアレイ方法の各段階を説明するための図である。

【図 18】図 18 は、基板及びその基板上にアレイされた各マイクロ LED チップが発熱ブロックから分離された状態を示す。

【発明を実施するための形態】

【0031】

以下、本発明の好適な各実施例を各図面を参照して詳細に説明する。

【0032】

図 1 乃至図 4 を参照して、本発明の一実施例に係るマルチチップキャリアを用いた LED チップアレイ方法を説明する。

【0033】

本発明の一実施例に係る LED チップアレイ方法は、マルチチップキャリア準備段階と、チップキャプチャリング段階と、チップレーシング段階と、を含む。

【0034】

マルチチップキャリア準備段階では、複数のマイクロ LED チップをキャプチャリングし、そのキャプチャリングされた複数のマイクロ LED チップをマウント基板にレーシングするマルチチップキャリア 60 が図 1 及び図 2 に示したように準備される。マルチチップキャリア 60 の外部形状は、図示したように、略円形であってもよく、四角形又はその他の形状であってもよい。

【0035】

マルチチップキャリア 60 は、一面に複数のチップポケット 612 が一定の配列で形成されたサクシオンプレート 61 を含む。また、サクシオンプレート 61 は、各チップポケット 612 のそれぞれに対応するように形成された各サクシオンホール 614 を含む。各サクシオンホール 614 は、各チップポケット 612 が形成されたサクシオンプレート 61 の一面の反対面に形成された状態で、各チップポケット 612 のそれぞれの底面で各チップポケット 612 と連結されている。各サクシオンホール 614 のそれぞれは、対応するチップポケット 612 の内部圧力を減圧し、マイクロ LED チップ 30 をチップポケット 612 内に吸入するためのものであって、外部真空源と連結される。チップポケット 612 内に吸入された状態で収容されているマイクロ LED チップは、チップポケット 612 内の圧力を増加させると、チップポケット 612 から分離される状態となる。一つのチップポケット 612 に対するサクシオンホール 614 の個数は複数個であることが好ましい。

【0036】

マルチチップキャリア 60 のサクシオンプレート 61 は、Si、GaAs、サファイア又は AlN などの材料からなる。また、各チップポケット 612 は、一定の深さ H を有し、チップポケット 612 の深さは、サクシオンされるマイクロ LED チップの厚さより小さく定められる。ここで、マイクロ LED チップの厚さは、マイクロ LED チップの光放出面から電極パッドの表面までの距離を意味する。また、チップポケット 612 は、入口

10

20

30

40

50

の横幅 W_1 が底の横幅 W_2 より大きく形成されており、横幅 W_1 を有する入口から横幅 W_2 を有する底までつながったスロープ 6121 を有する。チップポケット 612 の入口の横幅 W_1 は、マイクロ LED チップの横幅より大きく、チップポケット 612 の底の横幅 W_2 は、マイクロ LED チップの横幅と同じである。ここで、「同じである」という意味は、無視できる程度の誤差範囲内であるということである。図面には示していないが、チップポケットの入口の縦幅は、チップポケットの底の縦幅より大きく、マイクロ LED チップの縦幅は、チップポケットの入口の縦幅より大きく、チップポケットの底の縦幅とほぼ同じである。

【0037】

図 3 を参照すると、前記チップキャプチャリング段階は、サクシオンホール 614 と接続された外部真空源の作動によってサクシオンホール 614 の内部が減圧され、その結果、チップポケット 612 の入口に少なくとも一部が載せられていたマイクロ LED チップ 30 がチップポケット 612 内に落下しながらチップポケット 612 の底に載置される。そして、サクシオンホール 614 を通じた真空吸入力 F により、マイクロ LED チップ 30 がチップポケット 612 の底に吸着して分離されない状態となる。上述したように、チップポケット 612 の入口から底までつながったスロープ 6121 により、マイクロ LED チップ 30 は、チップポケット 612 内に円滑に挿入できると同時に、チップポケット 612 の底に載置されたときにチップポケット 612 の底の幅とマイクロ LED チップの幅とがほぼ一致することによって、チップポケット 612 内で移動することなく正確な位置に固定される。よって、各チップポケット 612 に一つずつ入って維持された各マイクロ LED チップ 30 は、各チップポケット 612 の中心間の間隔と同じ中心間の間隔で配列され、チップポケット 612 内の真空減圧状態が解除されない以上、各チップポケット 612 に収容されている各マイクロ LED チップ 30 の配列とそれらの間の間隔は変化することなく一定である。例えば、各チップポケットに吸入されている各マイクロ LED チップ 30 を任意の位置に下ろすときの力によって微細な誤差が発生し得る。この理由又はその他の理由により、配列後の各マイクロ LED チップ 30 の中心間の間隔と各チップポケット 612 の中心間の間隔とが完全に同じであることは実質的に不可能である。よって、配列後の各マイクロ LED チップ 30 の中心間の間隔と各チップポケット 612 の中心間の間隔とが完全に同じでないとしても、実質的に同じであれば十分である。したがって、本明細書において、各マイクロ LED チップ 30 の中心間の間隔と各チップポケット 612 の中心間の間隔とが同じであることは、これらが $5\ \mu\text{m}$ 以内の偏差範囲内で同じであることを意味する。

【0038】

各マイクロ LED チップ 30 がプレーシングされる基材 (base body or base plate) が、各電極 45a、45b (図 4 参照) を備えたマウント基板 40 (図 4 参照) 上であるので、マイクロ LED チップ 30 は、チップポケット 612 の底面に吸着する面の反対側面に各電極 45a、45b (図 4 参照) に対応する電極パッド 32a、32b を備える。すなわち、マルチチップキャリア 60 は、自身のチップポケット 612 内にマイクロ LED チップ 30 を吸入し、マイクロ LED チップ 30 の発光面がチップポケット 612 の底面と接するように、そして、電極パッド 32a、32b がチップポケット 612 の外側に出るようにマイクロ LED チップ 30 を収容・維持する。本実施例では、チップキャプチャリング段階において、チップポケット 612 が上側に向かっているが、真空吸入力と共に重力がマイクロ LED チップ 30 に作用し、マイクロ LED チップ 30 がより円滑にチップポケット 612 に入り込むようになる。

【0039】

図 4 を参照すると、マルチチップキャリア 60 が 180 度回転してひっくり返され、各チップポケット 612 及びその各チップポケット 612 に吸入された各マイクロ LED チップ 30 がその下側に位置したマウント基板 40 に向かうようになり、次に、各マイクロ LED チップ 30 がマウント基板 40 にプレーシングされるまでマルチチップキャリア 60 が下降するか、又はマウント基板 40 が上昇する。上述したように、チップポケット 6

10

20

30

40

50

12の深さがマイクロLEDチップ30の厚さより小さいので、マルチチップキャリア60が最大に下降するか、又はマウント基板40が最大に上昇するとき、マイクロLEDチップ30に備えられた各電極パッド32a、32bがマウント基板40の各電極45a、45bと接するか又は近接するようになる。電極45a、45b上には、ボンディング物質pが予め塗布されていてもよい。マイクロLEDチップ30がマウント基板40上にプレーシングされた状態で、例えば、サクシオンホール614と連結された外部真空源の作動を停止するか、又は他の方式でチップポケット612内の圧力が減少し、その結果、各マイクロLEDチップ30が各チップポケット612から分離される。

【0040】

図5及び図6を参照して、図1及び図2に示したマルチチップキャリア60を用いたLEDチップアレイ方法の他の実施例を説明する。

10

【0041】

本実施例に係るLEDチップアレイ方法も、上述した実施例と同様に、マルチチップキャリア準備段階と、チップキャプチャリング段階と、チッププレーシング段階とを含む。これに加えて、前記LEDチップアレイ方法はチップ転写段階を更に含む。

【0042】

マルチチップキャリア準備段階では、上述した実施例と実質的に同一の方式でマルチチップキャリア60が準備される。

【0043】

上述した実施例において、各マイクロLEDチップ30がマルチチップキャリア60によってピックアップされてプレーシングされる部分が、各電極を含むマウント基板であったが、本実施例では、マウント基板でない接着フィルム7の表面上である。

20

【0044】

図5を参照すると、各マイクロLEDチップ30がマルチチップキャリア60のチップポケット612に吸入されることで、各マイクロLEDチップ30は既に設定された間隔で整列される。これは、チップポケット612の底が、その底に密着したマイクロLEDチップ30の前後左右の動きを規制できる形状、すなわち、マイクロLEDチップ30の形状に対応する形状を有することによって可能である。このとき、マイクロLEDチップ30は、チップポケット612の底面に吸着する面の反対側面に各電極45a、45bに対応する電極パッド32a、32bを備える。すなわち、マルチチップキャリア60は、自身のチップポケット612内にマイクロLEDチップ30を吸入し、マイクロLEDチップ30の発光面がチップポケット612の底面と接するように、そして、電極パッド32a、32bがチップポケット612の外側に出るようにマイクロLEDチップ30を収容・維持する。

30

【0045】

上述した実施例と同様に、チップポケット612の入口から底までつながったスロープ6121により、マイクロLEDチップ30はチップポケット612内に円滑に挿入される。上述した実施例で説明したように、各チップポケット612に一つずつ入って維持された各マイクロLEDチップ30は、各チップポケット612の中心間の間隔と同じ中心間の間隔で配列され、チップポケット612内の真空減圧状態が解除されない以上、各チップポケット612に収容されている各マイクロLEDチップ30の配列とそれらの間の間隔は変化することなく一定である。

40

【0046】

また、マルチチップキャリア60は、上述した実施例において、各マイクロLEDチップ30をマウント基板上にプレーシングするのと類似する方式で、各チップポケット612に吸入されて維持された各マイクロLEDチップ30を接着フィルム7上にプレーシングする。各マイクロLEDチップ30が接着フィルム7上に接着した状態で、より具体的には、各マイクロLEDチップ30の各電極パッド32a、32bが接着フィルム7に接着した状態で、各マイクロLEDチップ30を吸入・維持していたチップポケット612内の圧力が減少し、各マイクロLEDチップ30に対する吸入力除去され、その結果、

50

各マイクロLEDチップ30はマルチチップキャリア60から分離された状態で接着フィルム7に接着する。

【0047】

本実施例では、接着フィルム7上に所望の間隔及び配列で各マイクロLEDチップ30が整列された後、チップ転写段階が追加的に行われる。図6に示したように、このチップ転写段階では、接着フィルム7上の各マイクロLEDチップ30を、接着性を有するトランスファーフィルム8に元の配列通りに付着させる段階と、トランスファーフィルム8に付着したマイクロLEDチップ30をマウント基板40上にその配列通りに移す段階とを含む。このとき、マイクロLEDチップ30をトランスファーフィルム8及びマウント基板40に対して加圧するために加圧ローラー9が利用可能である。

10

【0048】

各マイクロLEDチップ30の発光面側がトランスファーフィルム8に接着し、その反対側がマウント基板40側に向かうようになる。上述した実施例と同様に、マウント基板40は、各マイクロLEDチップ30の各電極パッド32a、32bに対応する電極45a、45bを上面に備える。トランスファーフィルム8に整列された各マイクロLEDチップ30は、その整列通りにマウント基板40上に転写されるが、このとき、マイクロLEDチップ30の各電極パッド32a、32bは、マウント基板40の各電極45a、45bのそれぞれにボンディングされる。ボンディングには、溶剤又は導電性ボンディング材料が利用可能である。

20

【0049】

図7及び図8を参照して、図1及び図2に示したマルチチップキャリアを用いたLEDチップアレイ方法の更に他の実施例を説明する。

【0050】

本実施例に係るLEDチップアレイ方法も、上述した実施例と同様に、マルチチップキャリア準備段階と、チップキャブチャリング段階と、チッププレーシング段階と、を含む。これに加えて、前記チップアレイ方法はチップ転写段階を更に含む。

【0051】

マルチチップキャリア準備段階では、上述した実施例と実質的に同じ方式でマルチチップキャリア60が準備される。

【0052】

各マイクロLEDチップ30がマルチチップキャリア60によってピックアップされてプレーシングされる部分は、接着フィルム7の表面上である。

30

【0053】

図7を参照すると、各マイクロLEDチップ30がマルチチップキャリア60のチップポケット612に吸入されることで、各マイクロLEDチップ30は既に設定された間隔で整列される。これは、チップポケット612の底が、その底に密着したマイクロLEDチップ30の前後左右の動きを規制できる形状、すなわち、マイクロLEDチップ30の形状に対応する形状を有することによって可能である。上述した各実施例と異なり、マルチチップキャリア60は、自身のチップポケット612内にマイクロLEDチップ30を吸入し、マイクロLEDチップ30の電極パッド32a、32b側がチップポケット612の底と接するように、そして、マイクロLEDチップ30の電極パッドの反対側発光面がチップポケット612の外側に出るようにマイクロLEDチップ30を収容・維持する。

40

【0054】

マルチチップキャリア60は、各チップポケット612に吸入・維持された各マイクロLEDチップ30を接着フィルム7上にプレーシングする。各マイクロLEDチップ30が接着フィルム7上に接着した状態で、より具体的には、各マイクロLEDチップ30の電極パッドの反対側発光面が接着フィルム7に接着した状態で、各マイクロLEDチップ30を吸入・維持していたチップポケット612内の圧力が減少し、各マイクロLEDチップ30に対する吸入力が除去され、その結果、各マイクロLEDチップ30は、マルチ

50

チップキャリア 60 から分離された状態で接着フィルム 7 に接着する。

【0055】

本実施例では、接着フィルム 7 上に所望の間隔及び配列で各マイクロ LED チップ 30 が整列された後、チップ転写段階が追加的に行われる。図 8 に示したように、このチップ転写段階では、上述した実施例のような別途のトランスファーフィルム 8 を用いることなく、接着フィルム 7 上の各マイクロ LED チップ 30 を直接マウント基板 40 上にその配列通りに移す。このとき、マイクロ LED チップ 30 の各電極パッド 32 a、32 b は、マウント基板 40 の各電極 45 a、45 b のそれぞれにボンディングされる。ボンディングには、溶剤又は導電性ボンディング材料が利用可能である。

【0056】

次に、接着フィルム 7 が除去される。

【0057】

図 9 は、本発明の更に他の実施例に係る LED チップアレイ方法を全般的に説明するためのフローチャートで、図 10 の (a) 及び (b) は、図 9 に示したチップアレイ方法において、各マイクロ LED チップ 30 が維持されているチップ維持フィルム 20 及び各ソルダが形成されている基板 40 を説明するための図で、図 11 乃至図 18 は、図 9 に示した LED チップアレイ方法の各段階を説明するための図である。

【0058】

図 9 を参照すると、本発明の一実施例に係る LED チップアレイ方法は、チップ維持フィルムの上面に維持された各マイクロ LED チップを既に決定された配列で基板上にアレイする LED チップアレイ方法であって、前記既に決定された配列と一致する配列の各チップポケットが形成されたマルチチップキャリアを準備する段階 (s1) と、前記各チップポケットの内部を減圧し、前記各チップポケットのそれぞれに前記各マイクロ LED チップのそれぞれをキャプチャリングする段階 (s2) と、前記各チップポケットの配列通りに前記各マイクロ LED チップを前記基板上にプレーシングする段階 (s3) と、前記各ソルダを加熱し、前記各マイクロ LED チップを前記基板上にボンディングする段階 (s4) とを含む。

【0059】

図 10 の (a) 及び (b) は、各マイクロ LED チップ 30 が維持されているチップ維持フィルム 20 と、各ソルダ 50 が形成されている基板 40 とを示す。

【0060】

各マイクロ LED チップ 30 は、底面に極性が異なる二つの電極を有するフリップチップ型マイクロ LED チップであってもよく、底面に一つの電極を有する垂直型マイクロ LED チップであってもよい。以下で説明する各段階により、各マイクロ LED チップ 30 は、チップ維持フィルム 20 から分離され、PCB などの基板 40 にボンディングされる。このとき、チップ維持フィルム 20 上の各マイクロ LED チップ 30 の間隔又は配列と、基板 40 上に実装されなければならない各マイクロ LED チップ 30 の間隔又は配列とは異なるが、本発明は、各マイクロ LED チップ 30 をチップ維持フィルム 20 からピックアップするとき、基板 40 上の目標とする一定の配列と一致する配列で各マイクロ LED チップ 30 の位置を調整する。

【0061】

図 11 を参照すると、段階 (s1) は、基板上に各マイクロ LED チップ 30 をアレイしようとする既に決定された配列と一致する配列の各チップポケット 612 が形成されたマルチチップキャリア 60 を準備する段階である。段階 (s1) によって準備されたマルチチップキャリア 60 は、チップ維持フィルム 20 (図 10 参照) 上の各マイクロ LED チップ 30 (図 10 参照) をピックアップすると同時に、各マイクロ LED チップ 30 (図 10 参照) を前記既に決定された配列と一致するように調整した後、基板 40 (図 10 参照) 上にプレーシングするのに用いられる。基板上への各マイクロ LED チップの既に決定された配列と各チップポケット 612 の配列とが同じであることは、隣り合う二つのマイクロ LED チップ間のピッチ (各中心間の間隔) と、隣り合う二つのチップポケット

10

20

30

40

50

6 1 2、6 1 2間のピッチ（各中心間の間隔）とが一致することを意味する。

【0062】

マルチチップキャリア準備段階（s 1）は、各チップポケット6 1 2が形成されたサクシオンプレート6 1と、真空及び空気加圧通路6 2 2が形成されたチャック6 2とを、真空及び空気加圧通路6 2 2が各チップポケット6 1 2と通じるように結合することを含む。真空及び空気加圧通路6 2 2は、チップポケット6 1 2内部の圧力を減圧し、マイクロLEDチップ30をチップポケット6 1 2内に吸入するために真空源と連結され、真空を発生できる通路である。

【0063】

チップポケット6 1 2内の圧力を増加させると、マイクロLEDチップ30（図10参照）を大きな圧力で押し出せるが、このために、真空及び空気加圧通路6 2 2は、チップポケット6 1 2内の圧力を増加させるのに利用可能である。

【0064】

特許請求の範囲に記載の真空及び空気加圧通路は、空気加圧通路を兼ねる真空通路であってもよく、空気加圧通路と真空通路を全て含む通路であってもよい。

【0065】

サクシオンプレート6 1は、Si、GaAs、サファイア又はAlNなどの材料からなるプレートに各チップポケット6 1 2が第1深さで形成され、各チップポケット6 1 2と連結される各連結ホール6 1 3が前記第1深さより小さい第2深さで形成されて製作される。チップポケット6 1 2の断面積は、マイクロLEDチップ30の断面積よりやや大きく形成されることが好ましい。連結ホール6 1 3は、チップポケット6 1 2の上端面にマイクロLEDチップ30の断面サイズより小さく形成され、チップポケット6 1 2の内部にサクシオンが発生するとき、チップポケット6 1 2の上端面は、マイクロLEDチップ30がこれ以上上昇しないように規制する。チップポケット6 1 2及び連結ホール6 1 3はエッチングによって形成される。前記第1深さは10 μm乃至2000 μmで、前記第2深さは1 μm乃至100 μmであることが好ましい。

【0066】

チャック6 2は、サクシオンプレート6 1の連結ホール6 1 3を介してサクシオンプレート6 1のチップポケット6 1 2と通じている真空及び空気加圧通路6 2 2を含むように製作される。より具体的に説明すると、真空及び空気加圧通路6 2 2を通じた真空の発生によってチップポケット6 1 2内の内部圧力が真空圧状態まで減圧され、マイクロLEDチップ30（図10参照）をチップポケット6 1 2にピックアップできる構造と、真空及び空気加圧通路を通じてチップポケット6 1 2内の内部圧力を高め、マイクロLEDチップ30を基板40（図10参照）にボンディングするときマイクロLEDチップ30を空気圧力で加圧できる構造とを含むようにチャック6 2が製作される。

【0067】

このとき、チャック6 2は、鉄及びセラミック種類或いはテフロン（登録商標）材質やプラスチック種類の材質を用いて加工してもよい。

【0068】

上述したように製作されたマルチチップキャリア6 0は、以下で説明する各後続段階に用いられる。

【0069】

図12乃至図14を参照すると、各チップポケット6 1 2のそれぞれ、各マイクロLEDチップ30のそれぞれを一つずつキャブチャリングする段階（s 2）が行われる。

【0070】

キャブチャリングする段階（s 2）は、まず、図12及び図13に示したように、各チップポケット6 1 2のそれぞれが、それに対応するマイクロLEDチップ30と少なくとも部分的に面するようにマルチチップキャリア6 0をアラインした後で行われる。このとき、各チップポケット6 1 2とマイクロLEDチップ30の配列及びピッチは異なるが、各チップポケット6 1 2のそれぞれが該当のマイクロLEDチップ30と部分的に面する

10

20

30

40

50

と、以下で説明するように、チップポケット612内の減圧が発生したとき、マイクロLEDチップ30がチップポケット612内に入り込みながら、各マイクロLEDチップ30の配列及びピッチが各チップポケット612の配列及びピッチと一致するようになる。

【0071】

次に、図13及び図14に示したように、キャプチャリングする段階(s2)では、真空源を駆動させ、各チップポケット612の内部を減圧し、各チップポケット612のそれぞれがマイクロLEDチップ30を吸入して収容できるようにする。チップポケット612内に吸入されたマイクロLEDチップ30は、連結ホール613が形成されているチップポケット612の上端面まで上昇し、そのチップポケット612の上端面によってこれ以上上昇できずに規制される。すなわち、連結ホール613がマイクロLEDチップ30によって塞がれ、真空によるサクシオンは継続して発生しているので、マイクロLEDチップ30は、チップポケット612内の上端面と接した状態で停止して固定される。このとき、チップポケット612の深さがマイクロLEDチップ30の厚さより大きいので、以後のマイクロLEDチップ30を基板上にプレーシングする段階では、マイクロLEDチップ30がチップポケット612に沿って十分な力を受けて下降できる十分な距離が確保される。

10

【0072】

キャプチャリング段階(s2)では、チップポケット612内の真空発生を通じた吸入作用と共に、チップ維持フィルム20の底面で各マイクロLEDチップ30を各チップポケット612に対して押す作用が伴われる。チップ維持フィルム20の底面で各マイクロLEDチップ30を各チップポケット612に対して押すために、各チップポケット612に対応する各ヒレ71を含むマルチヒレ構造物70が用いられる。チップ維持フィルム20に維持されている各マイクロLEDチップ30の配列が均一でないとしても、各チップポケット612がサクシオン作用をすると共に、各ヒレ71が各マイクロLEDチップ30のそれぞれを各チップポケット612のそれぞれに押し入れる作用をすることで、各マイクロLEDチップ30が各チップポケット612に容易に入り込んで収容される。チップ維持フィルム20の底面で各マイクロLEDチップ30を各チップポケット612に対して押す各ヒレ71を用いるにおいては、チップ維持フィルム20が柔軟性を有することが前提となる。

20

【0073】

次に、図15及び図16に示したように、各チップポケット612の配列通りに各LEDチップ30を基板40上にプレーシングする段階(s3)が行われる。

30

【0074】

プレーシングする段階(s3)は、基板40上の各溶剤50と、チップポケット612にキャプチャリングされた各LEDチップ30とを対応させるように、基板40とマルチチップキャリア60をアラインした後で行われる。フリップチップ型LEDチップのように、下部に二つの極性を有する二つの電極を含むLEDチップの場合は、該当のLEDチップの二つの電極にボンディングされる二つの溶剤部分を一つの溶剤と見なす。よって、図15及び図16において、一つのマイクロLEDチップ30に対応する該当の溶剤50は、実際にLEDチップ30の底面に形成された二つの電極パッドにボンディングされる二つの溶剤部分を含む。

40

【0075】

また、プレーシングする段階(s3)は、マルチチップキャリア60を基板40にアラインさせた状態で、各チップポケット612内部の減圧状態を解除し、マイクロLEDチップ30が基板40上に落下しながらプレーシングされるようにする。このとき、各チップポケット612の内部に加圧空気を供給すると、マイクロLEDチップ30が空気加圧力によって基板40上に強く加圧され、後続する段階でボンディング又は仮付着の接合力を増大させるのに寄与する。上述したように、各マイクロLEDチップ30は、図16に示した矢印方向に一定距離だけ下降しながら基板40上にプレーシングされる。このとき、各チップポケット612の内側面は、各マイクロLEDチップ30の下降をガイドする

50

役割をし、その結果、より精密な各マイクロLEDチップのアレイを可能にする。

【0076】

図16及び図17に示したように、プレーシング段階(s3)に連続して、又はそれとほぼ同時に、基板40上の各溶剤50を加熱し、各マイクロLEDチップ30を基板40上にボンディングする段階(s4)が行われる。本実施例において、ボンディングする段階(s4)は、基板40と接触する発熱ブロック90を用いて基板40上の各溶剤50を加熱することによって行われる。このように発熱ブロック90を用いると、プレーシング段階(s3)でマイクロLEDチップ30に加えらるる下方加圧力を、マイクロLEDチップ30を実装するための加圧力として利用可能である。代案的に、ボンディングする段階(s4)は、常温で各マイクロLEDチップ30を基板40に仮接させた後で行われるが、この場合、発熱ブロック90を用いることなくリフロー工程を通じて行われてもよい。

10

【0077】

図18は、基板40及びその基板40上にアレイされた各マイクロLEDチップ30が発熱ブロック90(図17参照)から分離された状態を示す。

【符号の説明】

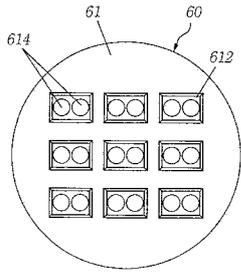
【0078】

- 7 接着フィルム
- 8 トランスファーフィルム
- 9 加圧ローラー
- 20 チップ維持フィルム
- 30 マイクロLEDチップ
- 32 a、32 b 電極パッド
- 40 マウント基板
- 45 a、45 b 電極
- 50 ソルダ
- 60 マルチチップキャリア
- 61 サクシオンプレート
- 62 チャック
- 70 マルチヒレ構造物
- 71 ヒレ
- 90 発熱ブロック
- 612 チップポケット
- 613 連結ホール
- 614 サクシオンホール
- 622 真空及び空気加圧通路
- 6121 スロープ

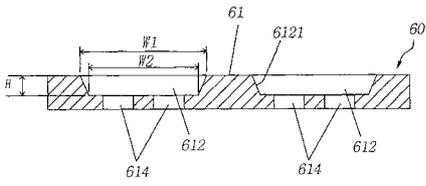
20

30

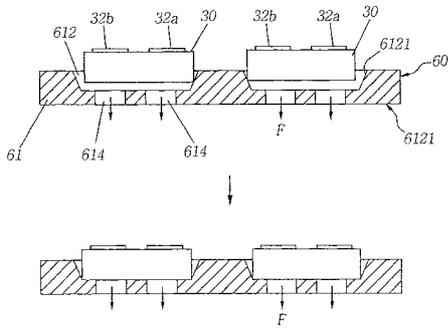
【 図 1 】



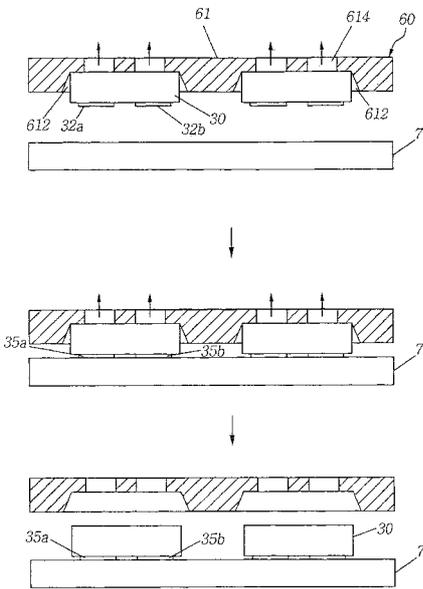
【 図 2 】



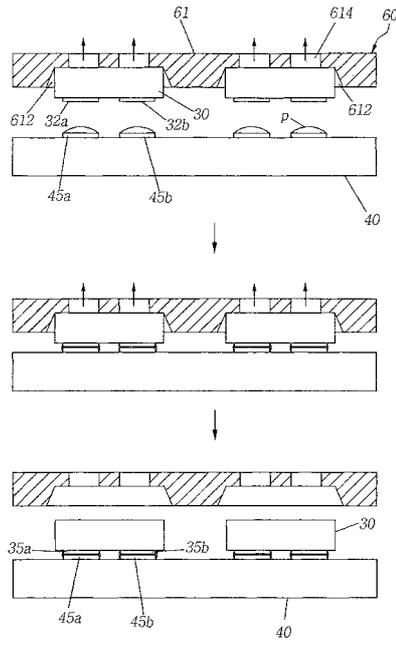
【 図 3 】



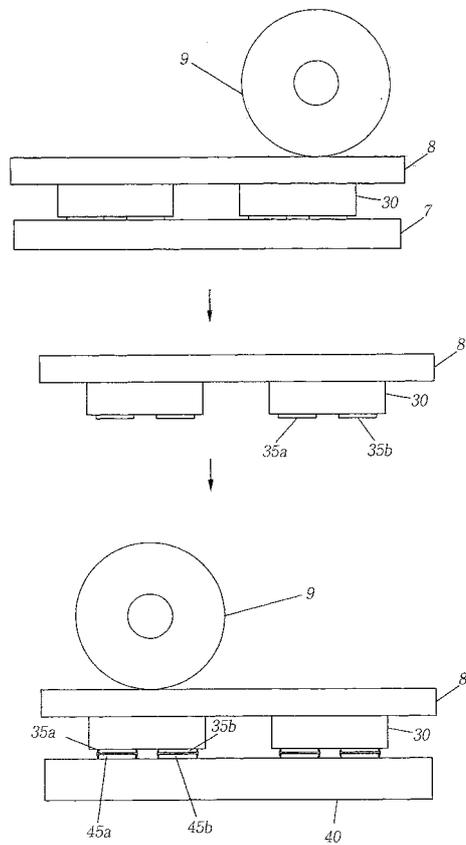
【 図 5 】



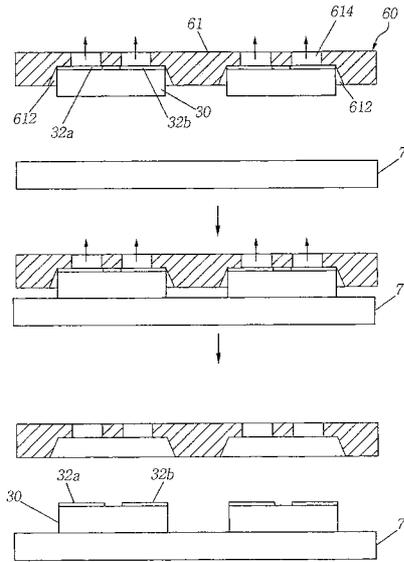
【 図 4 】



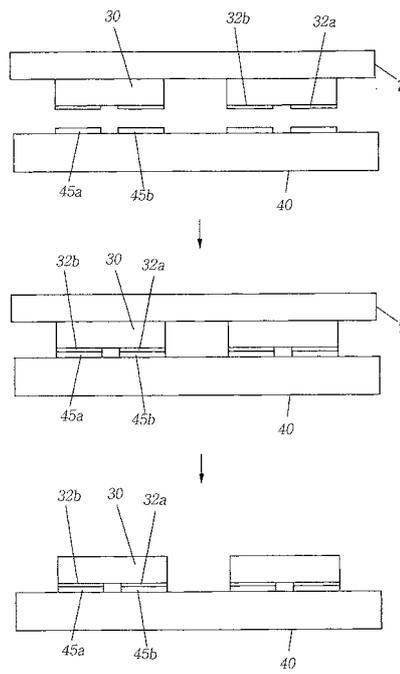
【 図 6 】



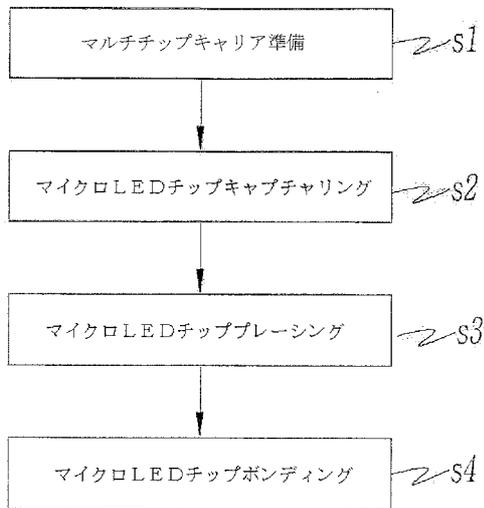
【図7】



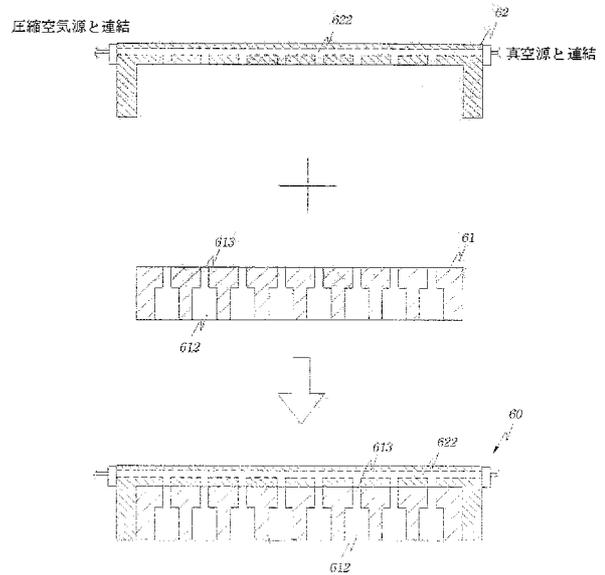
【図8】



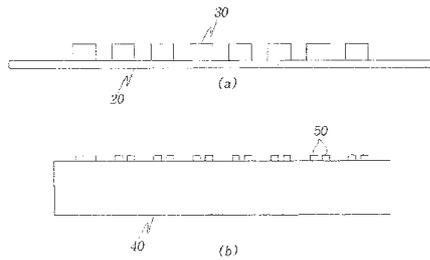
【図9】



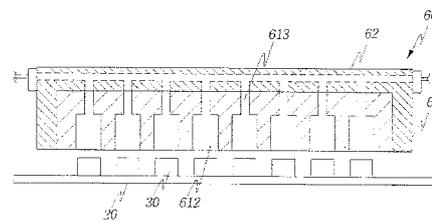
【図11】



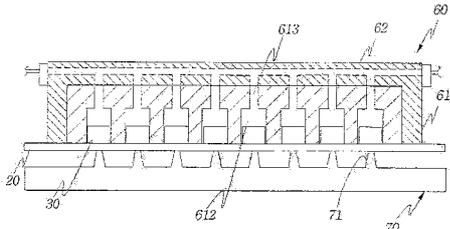
【図10】



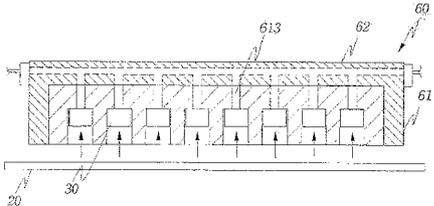
【図12】



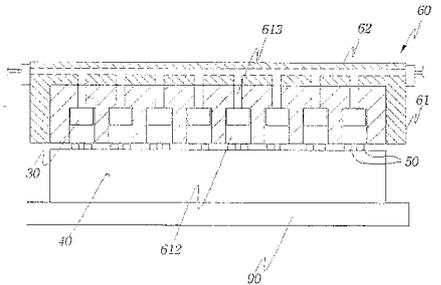
【図 1 3】



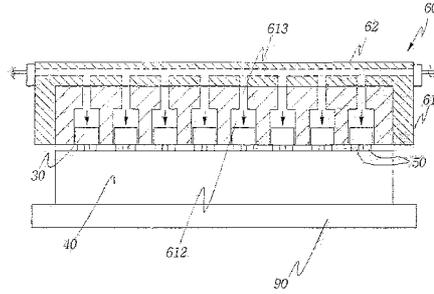
【図 1 4】



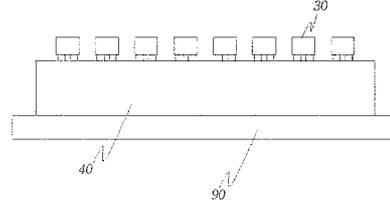
【図 1 5】



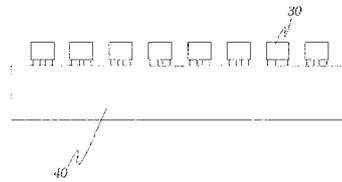
【図 1 6】



【図 1 7】



【図 1 8】



【手続補正書】

【提出日】令和1年5月27日(2019.5.27)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

サクシオンホールを通じて減圧される複数のチップポケットが形成されたマルチチップキャリアを準備する段階と、

各マイクロLEDチップのそれぞれの発光面が前記各チップポケットの底と接し、前記各マイクロLEDチップのそれぞれの電極パッドが前記各チップポケットの外側に出るように、前記各マイクロLEDチップを前記各チップポケットにキャプチャリングする段階と、

前記各電極パッドが接着フィルムに接するように前記各チップポケットにキャプチャリングされた前記各マイクロLEDチップを前記接着フィルム上にプレッシングする段階と、

前記各マイクロLEDチップの発光面がトランスファーフィルムに接するように前記接着フィルムにプレッシングされた前記各マイクロLEDチップを前記トランスファーフィルム上に付着する段階と、

前記トランスファーフィルムに付着した前記各マイクロLEDチップをマウント基板に転写する段階と、を含み、

前記各チップポケットのそれぞれは、前記底より大きい幅を有する入口から前記底までつながったスロープを含み、

前記スローブにより、前記接着フィルム上にプレーシングされた前記各マイクロLEDチップの中心間の間隔と前記各チップポケットの中心間の間隔とが同一であり、

前記各マイクロLEDチップを前記トランスファーフィルム上に付着する段階は、前記発光面が前記トランスファーフィルムと接した状態で加圧ローラーを用いて前記トランスファーフィルムを加圧する段階を含み、

前記各マイクロLEDチップを前記マウント基板上に転写する段階は、前記各電極パッドが前記マウント基板上の各電極と近接した状態で加圧ローラーを用いて前記トランスファーフィルムを加圧する段階を含むことを特徴とするマイクロLEDチップアレイ方法。

【請求項2】

前記スローブにより、前記各チップポケット内に整列された前記各マイクロLEDチップのそれぞれの動きを規制することを特徴とする請求項1に記載のマイクロLEDチップアレイ方法。

【請求項3】

前記各チップポケットのそれぞれの深さは、前記各マイクロLEDチップのそれぞれの厚さより小さいことを特徴とする請求項1に記載のマイクロLEDチップアレイ方法。

【請求項4】

前記サクシオンホールは、前記マルチチップキャリアの前記底で前記各チップポケットのそれぞれに連結されて形成されることを特徴とする請求項1に記載のマイクロLEDチップアレイ方法。

【請求項5】

前記各チップポケットのそれぞれに対する各サクシオンホールの個数は、複数個であることを特徴とする請求項4に記載のマイクロLEDチップアレイ方法。

【請求項6】

前記マルチチップキャリアは、サクシオンプレートの一面に前記各チップポケットを形成し、前記サクシオンプレートの他面に前記各チップポケットの底で前記各チップポケットと連結される各サクシオンホールを形成したことを特徴とする請求項1に記載のマイクロLEDチップアレイ方法。

【請求項7】

前記プレーシングする段階では、前記各マイクロLEDチップが前記接着フィルム上に置かれた状態で前記各チップポケット内部の圧力を増加させることを特徴とする請求項1に記載のマイクロLEDチップアレイ方法。

【請求項8】

前記キャブチャリングする段階において、前記マイクロLEDチップの電極パッドは、前記マルチチップキャリアで前記各チップポケットを基準にして上側に位置し、前記プレーシングする段階において、前記マイクロLEDチップの電極パッドは、前記マルチチップキャリアで前記各チップポケットを基準にして下側に位置することを特徴とする請求項1に記載のマイクロLEDチップアレイ方法。

【請求項9】

前記キャブチャリングする段階後、前記各チップポケットのそれぞれに前記マイクロLEDチップが整列された前記マルチチップキャリアを180度回転させることを特徴とする請求項1に記載のマイクロLEDチップアレイ方法。

【請求項10】

前記チップポケットの底の横幅は、前記マイクロLEDチップの横幅と同じであることを特徴とする請求項1に記載のマイクロLEDチップアレイ方法。

フロントページの続き

(51)Int.Cl.	F I			テーマコード(参考)		
H 0 5 K 13/02 (2006.01)	H 0 5 K	13/02		E	5 G 4 3 5	
G 0 9 F 9/33 (2006.01)	G 0 9 F	9/33				
G 0 9 F 9/00 (2006.01)	G 0 9 F	9/00	3 3 8			

(72)発明者 キム, ボギョン
大韓民国 1 7 0 8 6 京畿道 龍仁市 器興区 ウォンゴメ路 1 2

(72)発明者 キム, グンハ
大韓民国 1 7 0 8 6 京畿道 龍仁市 器興区 ウォンゴメ路 1 2

(72)発明者 ムン, ジュギョン
大韓民国 1 7 0 8 6 京畿道 龍仁市 器興区 ウォンゴメ路 1 2

F ターム(参考) 5C094 AA43 BA25 CA19 DB01 EB10 FA02 FB02 FB14 GB01 JA09
5E353 BB08 HH08 HH51 JJ19 MM03 MM08 QQ01 QQ11 QQ15
5F044 PP17
5F131 AA04 BA54 CA18 DA03 DA43 DA54 DB22 GA05 GA23 GA66
GA68
5F142 AA54 FA32 FA34 FA38 GA02
5G435 AA17 BB04 CC09 KK05

专利名称(译)	用于制造LED显示面板的微型LED芯片的排列方法及其所用的多芯片载体		
公开(公告)号	JP2019140380A	公开(公告)日	2019-08-22
申请号	JP2018230832	申请日	2018-12-10
申请(专利权)人(译)	流明有限公司		
发明人	ユ, テキヨン ソ, ジュオック キム, ポギユン キム, グンハ ムン, ジュギヨン		
IPC分类号	H01L33/48 H01L21/673 H01L21/677 H01L21/60 H05K13/04 H05K13/02 G09F9/33 G09F9/00		
CPC分类号	H01L21/67132 H01L21/67144 H01L24/13 H01L24/16 H01L24/29 H01L24/32 H01L24/75 H01L24/81 H01L24/83 H01L24/97 H01L25/0753 H01L2224/131 H01L2224/16227 H01L2224/291 H01L2224/32227 H01L2224/75745 H01L2224/7598 H01L2224/81005 H01L2224/81143 H01L2224/81192 H01L2224 /81201 H01L2224/81203 H01L2224/81815 H01L2224/81986 H01L2224/83005 H01L2224/83201 H01L2224/83203 H01L2224/83815 H01L2224/83986 H01L2224/97 H01L2924/12041 H01L2224/81 H01L2924/014 H01L2924/00012 H01L2924/00014 H01L2224/83 H01L24/95 H01L27/156 H01L33/005 H01L33/48		
FI分类号	H01L33/48 H01L21/68.U H01L21/68.B H01L21/60.311.T H05K13/04.B H05K13/02.E G09F9/33 G09F9 /00.338		
F-TERM分类号	5C094/AA43 5C094/BA25 5C094/CA19 5C094/DB01 5C094/EB10 5C094/FA02 5C094/FB02 5C094 /FB14 5C094/GB01 5C094/JA09 5E353/BB08 5E353/HH08 5E353/HH51 5E353/JJ19 5E353/MM03 5E353/MM08 5E353/QQ01 5E353/QQ11 5E353/QQ15 5F044/PP17 5F131/AA04 5F131/BA54 5F131 /CA18 5F131/DA03 5F131/DA43 5F131/DA54 5F131/DB22 5F131/GA05 5F131/GA23 5F131/GA66 5F131/GA68 5F142/AA54 5F142/FA32 5F142/FA34 5F142/FA38 5F142/GA02 5G435/AA17 5G435 /BB04 5G435/CC09 5G435/KK05		
优先权	1020180018125 2018-02-14 KR 1020180123402 2018-10-16 KR		
其他公开文献	JP6545889B1		
外部链接	Espacenet		

摘要(译)

公开一种用于排列微型LED芯片的方法。解决方案：一种排列微型LED芯片的方法包括以下步骤：准备在其上形成有多个芯片袋的多芯片载体，通过抽吸孔将芯片袋减压；使每个微型LED芯片紧密附着在每个芯片袋的底部，从而将微型LED芯片捕获在芯片袋内；将芯片袋所捕获的微型LED芯片放置在基板上。每个芯片袋包括从入口到底部连续的斜面，该入口的宽度大于底部的宽度，并且借助于该斜面，放置在芯片上的微型LED芯片之间的中心到中心的距离。基板和芯片袋之间的中心距彼此相同选定的图纸：图2

